

PAT-NO: JP02001034587A
DOCUMENT-IDENTIFIER: JP 2001034587 A
TITLE: MULTIPROCESSOR SYSTEM

PUBN-DATE: February 9, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
KADOI, TADASHIGE	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP11203754

APPL-DATE: July 16, 1999

INT-CL (IPC): G06 F 015/167 , G06 F 015/177

ABSTRACT:

PROBLEM TO BE SOLVED: To easily judge which of a node characteristic memory space and a memory space for inter-node communication is accessed and to easily and speedily judge in which of the node characteristic memory space and memory space for inter-node communication a fault has occurred in the access to a memory.

SOLUTION: In a memory controller 116-1, when it is confirmed that a communication space access flag is set to a transaction issued by a communication driver 115-1 in access to the memory 113-1, it is judged that the memory space for inter-node communication is accessed and the transaction is held; and when a fault has occurred in access to the memory 113-1 and when it is confirmed that the communication space access flag is set to the held transaction, it is judged that a fault has occurred to the memory space for inter-node communication.

COPYRIGHT: (C)2001,JPO

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-34587

(P2001-34587A)

(43)公開日 平成13年2月9日(2001.2.9)

(51)Int.Cl. ⁷	識別記号	F I	テ-マ-ト*(参考)
G 0 6 F 15/167		G 0 6 F 15/167	B 5 B 0 4 5
			C
15/177	6 7 2	15/177	6 7 2 K

審査請求 有 請求項の数11 O L (全 11 頁)

(21)出願番号 特願平11-203754

(22)出願日 平成11年7月16日(1999.7.16)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 門井 忠茂

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100088328

弁理士 金田 暢之 (外2名)

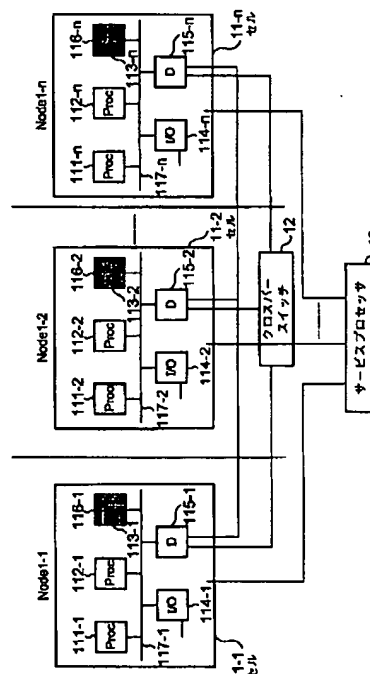
Fターム(参考) 5B045 BB44 DD01 JJ07 JJ48

(54)【発明の名称】 マルチプロセッサシステム

(57)【要約】

【課題】 メモリへのアクセスがノード固有メモリ空間及びノード間通信用メモリ空間のいずれへのアクセスであるかを容易に判別するとともに、メモリへのアクセス時に発生した障害がノード固有メモリ空間及びノード間通信用メモリ空間のいずれで発生した障害であるかを容易に、かつ迅速に判別する。

【解決手段】 メモリコントローラ116-1においては、メモリ113-1へのアクセス時に、通信ドライバ115-1にて発行されたトランザクションに通信空間アクセスフラグがセットされていることを確認した場合にノード間通信用メモリ空間へのアクセスであると判断されるとともに、トランザクションが保持され、メモリ113-1へのアクセス時に障害が発生した時に、保持されたトランザクションに通信空間アクセスフラグがセットされていることを確認した場合に、ノード間通信用メモリ空間に障害が発生したと判別される。



【特許請求の範囲】

【請求項1】 複数のプロセッサと、該複数のプロセッサのそれぞれによってデータが記憶されるメモリとを具備するセルからなる複数のノードと、該複数のノードのいずれかにて前記メモリに障害が発生した場合に該複数のノードのそれぞれに対して障害時に処理内容を通知するサービスプロセッサとを有し、前記複数のノードのそれぞれが、前記メモリにおけるメモリ空間の一部をノード間通信用メモリ空間と設定し、前記メモリにおける前記ノード間通信用メモリ空間にアクセスして互いにノード間通信を行うマルチプロセッサシステムにおいて、前記複数のノードのそれぞれは、前記ノード間通信用メモリ空間へのアクセス時に、通信空間アクセスフラグをセットしたトランザクションを発行する通信ドライバと、前記メモリへのアクセス時に、前記通信空間アクセスフラグを検出した場合に、前記メモリへのアクセスが前記ノード間通信用メモリ空間へのアクセスであると判断するメモリアクセス制御部とを有することを特徴とするマルチプロセッサシステム。

【請求項2】 請求項1に記載のマルチプロセッサシステムにおいて、前記メモリアクセス制御部は、前記通信ドライバにて発行されたトランザクションを保持するとともに、前記メモリへのアクセス時に発生した障害を検出し、保持された前記トランザクションに前記通信空間アクセスフラグがセットされていることを検出した場合に、前記メモリへのアクセス時に発生した障害が前記ノード間通信用メモリ空間における障害であると判断することを特徴とするマルチプロセッサシステム。

【請求項3】 請求項2に記載のマルチプロセッサシステムにおいて、前記メモリアクセス制御部は、前記ノード間通信用メモリ空間において障害が発生したと判断した場合に、前記サービスプロセッサが前記複数のノードのそれぞれに対して障害時の処理内容を通知するための割り込み信号を生成して前記サービスプロセッサに対して出力し、前記サービスプロセッサは、前記割り込み信号が入力されると、該割り込み信号により障害の情報を採取し、該障害の情報に基づく処理内容を、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して通知することを特徴とするマルチプロセッサシステム。

【請求項4】 請求項3に記載のマルチプロセッサシステムにおいて、前記サービスプロセッサは、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して、ブロードキャスト割り込みを発生して前記処理内容を通知することを特徴とするマルチプロセッサシステム。

【請求項5】 請求項1乃至4のいずれか1項に記載のマルチプロセッサシステムにおいて、

前記複数のノードのそれぞれは、前記セルを複数個有し、該複数のセルのうち、いずれかのセルを分離させることを特徴とするマルチプロセッサシステム。

【請求項6】 請求項3乃至5のいずれか1項に記載のマルチプロセッサシステムにおいて、前記メモリアクセス制御部は、前記通信ドライバにて発行されたトランザクションを保持するトランザクション保持回路と、前記メモリへのアクセス時に発生する障害の検出を行うメモリパリティチェック回路と、前記トランザクション保持回路に保持されたトランザクションに前記通信空間アクセスフラグがセットされているか検出するとともに、前記メモリパリティチェック回路にて障害が検出された場合に、前記メモリに発生した障害が前記ノード間通信用メモリ空間における障害であると判断する障害判断部と、前記障害判断部において前記ノード間通信用メモリ空間に障害が発生したと判断された場合に、前記割り込み信号を生成して前記サービスプロセッサに対して出力するメモリ障害割り込みラッチ回路とを有することを特徴とするマルチプロセッサシステム。

【請求項7】 複数のプロセッサと、該複数のプロセッサのそれぞれによってデータが記憶されるメモリとを具備するセルからなる複数のノードと、該複数のノードのいずれかにて前記メモリに障害が発生した場合に該複数のノードのそれぞれに対して障害時に処理内容を通知するサービスプロセッサとを有し、前記複数のノードのそれぞれが、前記メモリにおけるメモリ空間の一部をノード間通信用メモリ空間と設定し、該ノード間通信用メモリ空間にアクセスして互いにノード間通信を行うマルチプロセッサシステムにおいて、前記複数のノードのそれぞれは、前記メモリにおけるノード間通信用メモリ空間のアドレスが予め固定されており、前記メモリへのアクセス時に前記メモリにおけるアドレスを特定し、該アドレスに基づいて、前記メモリへのアクセスが前記ノード間通信用メモリ空間へのアクセスであるかを判別するメモリアクセス制御部を有することを特徴とするマルチプロセッサシステム。

【請求項8】 請求項7に記載のマルチプロセッサシステムにおいて、前記メモリアクセス制御部は、前記メモリへのアクセス時に発生した障害を検出するとともに、前記メモリにおける障害が発生した場所のアドレスを特定し、該アドレスに基づいて、前記メモリへのアクセス時に発生した障害が前記ノード間通信用メモリ空間の障害であるかを判別することを特徴とするマルチプロセッサシステム。

【請求項9】 請求項8に記載のマルチプロセッサシステムにおいて、

前記メモリアクセス制御部は、前記ノード間通信用メモ

リ空間において障害が発生したと判断した場合に、前記サービスプロセッサが前記複数のノードのそれぞれに対して障害時の処理内容を通知するための割り込み信号を生成して前記サービスプロセッサに対して出力し、前記サービスプロセッサは、前記割り込み信号が入力されると、該割り込み信号により障害の情報を採取し、該障害の情報に基づく処理内容を、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して通知することを特徴とするマルチプロセッサシステム。

【請求項10】 請求項9に記載のマルチプロセッサシステムにおいて、

前記サービスプロセッサは、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して、ブロードキャスト割り込みを発生して前記処理内容を通知することを特徴とするマルチプロセッサシステム。

【請求項11】 請求項7乃至10のいずれか1項に記載のマルチプロセッサシステムにおいて、

前記複数のノードのそれぞれは、前記セルを複数個有し、該複数のセルのうち、いずれかのセルを分離させることを特徴とするマルチプロセッサシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、複数のプロセッサ及びメモリからなる複数のノードを有するマルチプロセッサシステムに関し、特に、複数のノードのそれぞれが、内部に設けられたメモリを用いて互いにノード間通信を行うマルチプロセッサシステムに関する。

【0002】

【従来の技術】近年、CPU等のプロセッサが複数設けられたマルチプロセッサシステムにおいては、所定の単位でシステムが分割され、分割されたシステム（以下、ノードと称する）のそれぞれが、独立したマルチプロセッサシステムとして運用可能なように構成されている。

【0003】このようなマルチプロセッサシステムにおいては、ノードのそれぞれが、システムバスに複数のプロセッサ及びメモリが接続されており、複数のプロセッサのそれぞれがメモリを共有することにより、ノードのそれぞれが独立したクラスタシステムとしても運用可能である。

【0004】更に、ノードのそれぞれの内部に設けられたメモリにおいては、その一部が他のノードとの間の通信用として使用されるノード間通信用メモリ空間として定義されており、このノード間通信用メモリ空間を用いて、マルチプロセッサシステムにおける共通のプラットフォーム内で、他のノードとの間で互いに通信が行われる。このような機能は、筐体内クラスタ機能と称される。

【0005】なお、ノードのそれぞれの内部に設けられたメモリにおいては、ノード間通信用メモリ空間と定義された以外の部分が、同じノード内に設けられたプロセ

ッサが共有するためのノード固有メモリ空間と定義される。

【0006】筐体内クラスタ機能を有する一般的なマルチプロセッサシステムにおいては、ノード間通信がプロトコルを用いて行われており、論理プロトコル層にはVIA (Virtual Interconnect Architecture) 等の通信ドライバが用いられ、物理リンク層にEthernetやFC (ファイバーチャネル) 等が用いられる。

【0007】なお、メモリにおけるノード間通信用メモリ空間は、上述した物理リンク層に相当するものである。

【0008】

【発明が解決しようとする課題】従来、ノード間通信用メモリ空間にアクセスする場合、ノード固有メモリ空間にアクセスする場合と同様に、メモリの内部に設けられたアドレスデコード回路を用いてアドレスがそのままデコードされていた。

【0009】しかしながら、アドレスをそのままデコードする場合、アドレスのデコードに多大な時間が消費されたり、アドレスデコード回路の構成が複雑なものとなり、ゲート量の増加やハードウェアのコストアップを招いてしまうという問題点があった。

【0010】また、メモリへのアクセス時に障害が発生した場合、ノード間通信用メモリ空間で発生した障害とノード固有メモリ空間で発生した障害とでプロセッサの障害処理が異なるため、障害が発生したメモリ空間を特定する必要があるが、プロセッサにおいては、ノード間通信用メモリ空間で発生した障害とノード固有メモリ空間で発生した障害との見え方が同じであるため、障害が発生したメモリ空間のアドレスを直接判断する必要があり、これにより、障害処理が複雑なものになってしまうという問題点があった。

【0011】また、メモリへのアクセス時に障害が発生した場合、正常に動作しているノードに対して、障害が発生したメモリが設けられたノードへのアクセスの抑止や障害が発生したメモリが設けられたノードの切り離し等を通知する必要があるが、障害が発生したメモリ空間の判別が遅れると、正常なノードに障害が伝播される可能性が高くなり、システムダウン等が発生してしまうという問題点があった。

【0012】このため、メモリへのアクセス時に障害が発生した場合に、この障害がノード固有メモリ空間における障害及びノード間通信用メモリ空間における障害のいずれであるかを容易に判別することができるマルチプロセッサシステムが望まれていた。

【0013】本発明は、上述したような従来の技術が有する問題点に鑑みてなされたものであって、メモリへのアクセスが、ノード固有メモリ空間へのアクセス及びノード間通信用メモリ空間へのアクセスのいずれであるかを容易に判別することができるマルチプロセッサシステ

ムを提供することを目的とする。

【0014】また、他の目的は、メモリへのアクセス時に障害が発生した場合に、この障害がノード固有メモリ空間における障害及びノード間通信用メモリ空間における障害のいずれであるかを容易に、かつ迅速に判別することができるマルチプロセッサシステムを提供することにある。

【0015】

【課題を解決するための手段】上記目的を達成するために本発明は、複数のプロセッサと、該複数のプロセッサのそれぞれによってデータが記憶されるメモリとを具備するセルからなる複数のノードと、該複数のノードのいずれかにて前記メモリに障害が発生した場合に該複数のノードのそれぞれに対して障害時に処理内容を通知するサービスプロセッサとを有し、前記複数のノードのそれぞれが、前記メモリにおけるメモリ空間の一部をノード間通信用メモリ空間と設定し、前記メモリにおける前記ノード間通信用メモリ空間にアクセスして互いにノード間通信を行うマルチプロセッサシステムにおいて、前記複数のノードのそれぞれは、前記ノード間通信用メモリ空間へのアクセス時に、通信空間アクセスフラグをセットしたトランザクションを発行する通信ドライバと、前記メモリへのアクセス時に前記通信空間アクセスフラグを検出した場合に、前記メモリへのアクセスが前記ノード間通信用メモリ空間へのアクセスであると判断するメモリアクセス制御部とを有することを特徴とする。

【0016】また、前記メモリアクセス制御部は、前記通信ドライバにて発行されたトランザクションを保持するとともに、前記メモリへのアクセス時に発生した障害を検出し、保持された前記トランザクションに前記通信空間アクセスフラグがセットされていることを検出した場合に、前記メモリへのアクセス時に発生した障害が前記ノード間通信用メモリ空間における障害であると判断することを特徴とする。

【0017】また、前記メモリアクセス制御部は、前記ノード間通信用メモリ空間において障害が発生したと判断した場合に、前記サービスプロセッサが前記複数のノードのそれぞれに対して障害時の処理内容を通知するための割り込み信号を生成して前記サービスプロセッサに対して出力し、前記サービスプロセッサは、前記割り込み信号が入力されると、該割り込み信号により障害の情報を採取し、該障害の情報に基づく処理内容を、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して通知することを特徴とする。

【0018】また、前記サービスプロセッサは、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して、ブロードキャスト割り込みを発生して前記処理内容を通知することを特徴とする。

【0019】また、前記複数のノードのそれぞれは、前記セルを複数個有し、該複数のセルのうち、いずれかの

セルを分離させることを特徴とする。

【0020】また、前記メモリアクセス制御部は、前記通信ドライバにて発行されたトランザクションを保持するトランザクション保持回路と、前記メモリへのアクセス時に発生する障害の検出を行うメモリパリティチェック回路と、前記トランザクション保持回路に保持されたトランザクションに前記通信空間アクセスフラグがセットされているか検出するとともに、前記メモリパリティチェック回路にて障害が検出された場合に、前記メモリに発生した障害が前記ノード間通信用メモリ空間における障害であると判断する障害判断部と、前記障害判断部において前記ノード間通信用メモリ空間に障害が発生したと判断された場合に、前記割り込み信号を生成して前記サービスプロセッサに対して出力するメモリ障害割り込みラッチ回路とを有することを特徴とする。

【0021】また、複数のプロセッサと、該複数のプロセッサのそれぞれによってデータが記憶されるメモリとを具備するセルからなる複数のノードと、該複数のノードのいずれかにて前記メモリに障害が発生した場合に該複数のノードのそれぞれに対して障害時に処理内容を通知するサービスプロセッサとを有し、前記複数のノードのそれぞれが、前記メモリにおけるメモリ空間の一部をノード間通信用メモリ空間と設定し、該ノード間通信用メモリ空間にアクセスして互いにノード間通信を行うマルチプロセッサシステムにおいて、前記複数のノードのそれぞれは、前記メモリにおけるノード間通信用メモリ空間のアドレスが予め固定されており、前記メモリへのアクセス時に前記メモリにおけるアドレスを特定し、該アドレスに基づいて、前記メモリへのアクセスが前記ノード間通信用メモリ空間へのアクセスであるかを判別するメモリアクセス制御部を有することを特徴とする。

【0022】また、前記メモリアクセス制御部は、前記メモリへのアクセス時に発生した障害を検出するとともに、前記メモリにおける障害が発生した場所のアドレスを特定し、該アドレスに基づいて、前記メモリへのアクセス時に発生した障害が前記ノード間通信用メモリ空間の障害であるかを判別することを特徴とする。

【0023】また、前記メモリアクセス制御部は、前記ノード間通信用メモリ空間において障害が発生したと判断した場合に、前記サービスプロセッサが前記複数のノードのそれぞれに対して障害時の処理内容を通知するための割り込み信号を生成して前記サービスプロセッサに対して出力し、前記サービスプロセッサは、前記割り込み信号が入力されると、該割り込み信号により障害の情報を採取し、該障害の情報に基づく処理内容を、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して通知することを特徴とする。

【0024】また、前記サービスプロセッサは、前記複数のノードのそれぞれの内部に設けられた複数のプロセッサに対して、ブロードキャスト割り込みを発生して前

記処理内容を通知することを特徴とする。

【0025】また、前記複数のノードのそれぞれは、前記セルを複数個有し、該複数のセルのうち、いずれかのセルを分離させることを特徴とする。

【0026】(作用)上記のように構成された本発明においては、ノードの内部に設けられたメモリにおけるノード間通信用メモリ空間へのアクセス時に、通信ドライバにおいて、通信空間アクセスフラグがセットされたトランザクションが発行され、メモリアクセス制御部において、通信空間アクセスフラグが検出された場合に、ノード間通信用メモリ空間へのアクセスであると判断される。

【0027】また、メモリアクセス制御部においては、通信ドライバにて発行されたトランザクションが保持されるとともに、メモリへのアクセス時に発生した障害が検出され、保持されたトランザクションに通信空間アクセスフラグが検出された場合に、メモリへのアクセス時に発生した障害がノード間通信用メモリ空間の障害であると判断される。

【0028】

【発明の実施の形態】以下に、本発明の実施の形態について図面を参照して説明する。

【0029】図1は、本発明のマルチプロセッサシステムの実施の一形態を示す図である。図1に示すように本形態においては、複数のセル11-1～11-nのそれぞれからなるノード(Node)1-1～1-nと、ノード1-1～1-nのそれぞれの間で行われる通信用の通信路を設定制御するクロスバスイッチ12と、ノード1-1～1-nのいずれかにて障害が発生した場合にノード1-1～1-nのそれぞれに対して処理内容を通知するサービスプロセッサ(診断プロセッサ)13とから構成されており、ノード1-1～1-nのそれぞれが、内部で通信を行うクラスタ機能を有するとともに、ノード1-1～1-nのそれぞれの間で互いに通信を行う筐体内クラスタ機能を有している。

【0030】ノード1-1においては、プロセッサ(Proc)111-1、112-1と、ノード間で行われる通信用のメモリ空間(以下、ノード間通信用メモリ空間と称する)及びノード内で行われる通信用のメモリ空間(以下、ノード固有メモリ空間と称する)を具備し、これらのメモリ空間にてデータのリード及びライトが行われるメモリ(M)113-1と、メモリ113-1におけるノード間通信用メモリ空間へのアクセス時に通信空間アクセスフラグがセットされたトランザクションを発行する通信ドライバ(D)115-1と、通信ドライバ115-1にて発行された通信空間アクセスフラグを含むトランザクションを保持し、メモリ113-1へのアクセスが行われる場合に、この通信空間アクセスフラグに基づいてメモリ113-1へのアクセスがノード間通信用メモリ空間へのアクセスであるかを判別すると

もに、メモリ113-1へのアクセス時に障害が発生した場合に、この通信空間アクセスフラグに基づいてメモリ113-1へのアクセス時に発生した障害がノード間通信用メモリ空間における障害であるかを判別するメモリアクセス制御部であるメモリコントローラ116-1と、データの入出力制御を行うI/O(Input Output)コントローラ114-1とがシステムバス117-1を介して接続されており、メモリコントローラ116-1においては、メモリ113-1へのアクセス時に発生した障害がノード間通信用メモリ空間における障害であると判断された場合、サービスプロセッサ13における障害時の処理内容を決定するための割り込み信号が生成されてサービスプロセッサ13に対して出力される。

【0031】また、ノード1-2～1-nのそれぞれにおいては、プロセッサ111-2～111-n、プロセッサ112-2～112-nと、メモリ113-2～113-nと、メモリコントローラ116-2～116-nと、I/Oコントローラ114-2～114-nと、通信ドライバ115-2～115-nとがシステムバス117-2～117-nを介してそれぞれ接続されており、ノード1-2～1-nのそれぞれに設けられた各部は、ノード1-1内に設けられた各部と同一機能を有している。

【0032】ノード1-1～1-nのそれぞれにおいては、メモリ113-1～113-nにおけるノード間通信用メモリ空間を用いて、通信ドライバ115-1～115-nのそれぞれを介してノード間で互いに通信が行われ、ノード固有メモリ空間を用いて、内部における通信が行われる。

【0033】サービスプロセッサ13は、ノード1-1～1-nのそれぞれの内部に設けられたプロセッサ111-1～111-n、112-1～112-n及びメモリコントローラ116-1～116-nと接続されている。サービスプロセッサ13とプロセッサ111-1～111-n、112-1～112-n及びメモリコントローラ116-1～116-nとの接続方法としては、I/Oコントローラ114-1～114-nまたは通信ドライバ115-1～115-nを介して互いに接続される方法や、互いに直接接続される方法があるが、本形態においては、どちらの接続方法で構成してもよい。

【0034】なお、サービスプロセッサ13は、通常、システム全体のマネージメントを行うものであり、その機能の一部として、ノード1-1～1-nのそれぞれに対する障害時の処理内容の通知を行っている。

【0035】ノード1-1～1-nのそれぞれにおいては、説明を容易にするために2つのプロセッサが設けられた構成にしているが、実際には、更に多くのプロセッサが設けられたノードも存在しているものとする。

【0036】通信ドライバ115-1～115-nのそれぞれにおいては、メモリ113-1～113-nの全

てにおけるノード間通信用メモリ空間のアドレスが認識されている。このようなアドレスを通信ドライバ115-1~115-nのそれぞれに認識させる方法としては、サービスプロセッサ13において、ノード1-1~1-nのそれぞれの組み合わせを、システムを立ち上げる前に通信ドライバ115-1~115-nのそれぞれに設定しておく方法が挙げられる。

【0037】メモリコントローラ116-1~116-nのそれぞれにおいては、メモリ113-1~113-nのそれぞれにおけるメモリ空間のアドレスをデコードするアドレスデコード回路（不図示）と、メモリ113-1~113-nのそれぞれにて障害が発生した場合に、サービスプロセッサ13にて障害処理を行わせるための割り込み信号を生成して出力する割り込み信号生成回路（不図示）とが設けられている。

【0038】本形態においては、ノード1-1~1-nのそれぞれが1つのセルで構成されているが、例えば、ノード1-1~1-nのそれぞれを複数のセルで構成し、セルの一部を筐体内クラスタから分離させることもできる。これにより、ノード1-1~1-nのそれぞれを独立したクラスタシステムとして運用させることが可能になる。

【0039】図2は、図1に示したノード1-1~1-nのそれぞれの内部に設けられたメモリ113-1~113-nにおけるメモリ空間割り当てイメージを示す図である。

【0040】図2においては、メモリ113-1~113-nのそれぞれにおけるノード固有メモリ空間が21-1~21-nであり、メモリ113-1~113-nのそれぞれにおけるノード通信用メモリ空間が22-1~22-nである。

【0041】また、図2における論理アドレス空間イメージは、ノード1-1~1-nの全ノードにおけるメモリ全体のメモリ空間割り当てイメージを示している。

【0042】図2に示すように、メモリ113-1~113-nのそれぞれにおけるノード間通信用メモリ空間は、ノード1-1~1-nのそれぞれがノード固有メモリ空間として使用しない領域に割り当てられる。

【0043】以下に、上記のように構成されたマルチプロセッサシステムにおけるノード間通信動作について説明する。なお、ここでは、ノード1-1、1-2の間で互いにノード間通信を行うものとして、ノード1-1内に設けられたプロセッサ111-1によって、ノード1-2内に設けられたメモリ113-2へのアクセスが行われる場合のノード間通信動作について説明する。

【0044】ノード1-1内に設けられたプロセッサ111-1から、ノード1-2内に設けられたメモリ113-2に対するアクセスが行われると、クロスバスイッチ12が切り替わり、ノード1-1内に設けられた通信ドライバ115-1とノード1-2内に設けられた通

信ドライバ115-2とが接続されて通信路が設定される。

【0045】通信ドライバ115-1においては、メモリ113-1~113-nの全てのメモリにおけるノード間通信用メモリ空間のアドレスが認識されているため、ノード間通信を行う通信路が設定されると、メモリ113-2におけるノード間通信用メモリ空間のアドレスが指定され、指定されたアドレスが通信ドライバ115-2に対して転送される。

【0046】メモリ113-2におけるノード間通信用メモリ空間のアドレスが通信ドライバ115-1から通信ドライバ115-2に転送されると、通信ドライバ115-2において、通信空間アクセスフラグがセットされたトランザクションが発行される。

【0047】図3は、通信空間アクセスフラグがセットされたトランザクションのイメージの一例を示す図である。

【0048】図3に示すように、ノードのそれぞれの間で通信が行われる場合、通信ドライバ115-2において、ビットの一部に通信空間アクセスフラグがセットされたトランザクションが発行される。なお、通信ドライバ115-2にて発行されるトランザクションには、通信ドライバ115-1から転送されたアドレス情報が含まれる。

【0049】次に、メモリコントローラ116-2の内部に設けられた割り込み信号生成回路においては、通信ドライバ115-2にて発行されたトランザクションが保持され、保持されたトランザクションに通信空間アクセスフラグがセットされているかどうか確認される。

【0050】ここで、メモリコントローラ116-2の内部に設けられた割り込み信号生成回路においては、トランザクションに通信空間アクセスフラグがセットされていると確認された場合、メモリ113-2に対するアクセスがノード間通信用メモリ空間へのアクセスであると判断される。

【0051】次に、メモリコントローラ116-2の内部に設けられたアドレスデコード回路において、通信ドライバ115-1から通信ドライバ115-2に転送されたメモリ113-2におけるノード間通信用メモリ空間のアドレスがデコードされる。

【0052】その後、メモリ113-2において、メモリコントローラ116-2内に設けられたアドレスデコード回路にてデコードされたアドレスに、ノード1-1内に設けられたプロセッサ111-1によってデータのリード及びライトが行われる。

【0053】なお、ノード1-1~1-nのうち、どのノードがノード間通信を行う場合も、上記同様のノード間通信動作が行われるものとする。

【0054】上述したように、通信ドライバにおいて、メモリにおけるノード間通信用メモリ空間へのアク

11

セス時に通信空間アクセスフラグがセットされたトランザクションが発行され、メモリコントローラにおいては、通信ドライバにて発行されたトランザクションに通信空間アクセスフラグがセットされているか確認される。

【0055】このため、メモリへのアクセスが行われる場合、メモリコントローラにおいては、トランザクションに通信空間アクセスフラグがセットされているかを確認するのみで、メモリへのアクセスが、ノード固有メモリ空間へのアクセス及びノード間通信用メモリ空間への

10 アクセスのいずれであるかが判別されることになる。
【0056】また、メモリコントローラにおいては、通信ドライバにて発行されたトランザクションが保持されており、これにより、メモリへのアクセス時に障害が発生した場合においても、メモリコントローラにて保持されたトランザクションに通信空間アクセスフラグがセットされているかを確認することのみで、メモリへのアクセス時に発生した障害が、ノード固有メモリ空間における障害及びノード間通信用メモリ空間における障害のい

20 ずれであるかが判別される。
【0057】また、メモリコントローラの内部に設けられたアドレスデコード回路においては、ノード間通信用メモリ空間におけるアドレスをデコードする場合に、メモリに対するアクセスがノード間通信用メモリ空間へのアクセスであると判断された後に、アドレスをデコードすれば良いため、ハードウェア量を削減することが可能になるとともに、ゲート量の削減及びアドレスデコード時間の短縮によりトランザクションのルーティング処理を高速化することが可能になる。

30 【0058】以下に、ノード内に設けられたメモリへのアクセス時に障害が発生した場合の障害処理動作について詳細に説明する。

【0059】図4は、図1に示したノード1-1内に設けられたメモリ113-1へのアクセス時に障害が発生した場合の障害処理動作を説明するための図である。ここでは、ノード1-1内に設けられたメモリ113-1へのアクセス時にパリティエラー等の障害が発生した場合の障害処理動作について説明するが、ノード1-2～1-nのいずれかの内部に設けられたメモリにパリティエラー等の障害が発生した場合にも同様の障害処理動作

40 が行われるものとする。
【0060】なお、図4に示したマルチプロセッサシステムの構成は、図1に示したマルチプロセッサシステムの構成と同一構成である。

【0061】メモリ113-1へのアクセス時にパリティエラー等の障害が発生すると、メモリコントローラ116-1の内部に設けられた割り込み信号生成回路において、この障害が検出される。

【0062】メモリコントローラ116-1の内部に設けられた割り込み信号生成回路においては、メモリ11

12

3-1へのアクセスがノード間通信用メモリ空間へのアクセスである場合、通信ドライバ115-1にて発行された通信空間アクセスフラグを含むトランザクションが保持されている。

【0063】このため、メモリコントローラ116-1の内部に設けられた割り込み信号生成回路においては、メモリ113-1における障害を検出すると、通信空間アクセスフラグがセットされているか検出され、通信空間アクセスフラグが検出された場合に、メモリ113-1におけるノード間通信用メモリ空間に障害が発生したと判断される。

【0064】メモリコントローラ116-1の内部に設けられた割り込み信号生成回路においては、メモリ113-1におけるノード間通信用メモリ空間に障害が発生したと判断されると、サービスプロセッサ13に障害処理を行わせるための割り込み信号が生成され、生成された割り込み信号がサービスプロセッサ13に対して出力される。

20 【0065】サービスプロセッサ13においては、メモリコントローラ116-1から出力された割り込み信号が入力されると、入力された割り込み信号に基づいて障害情報が採取され、ノード1-1内に設けられたプロセッサ111-1、112-1に対して障害個所の切り離し等の障害処理が通知される。

【0066】なお、サービスプロセッサ13においては、メモリ113-1にて発生した障害が重障害である場合、ノード1-1以外のノードの内部に設けられたプロセッサに対し、ノード1-1へのアクセスの抑止や、ノード1-1の切り離し等が通知される。

30 【0067】以下に、図1に示したメモリコントローラ116-1～116-nのそれぞれの内部に設けられた割り込み信号生成回路について詳細に説明する。

【0068】図5は、図1に示したメモリコントローラ116-1の内部に設けられた割り込み信号生成回路の一構成例を示す図である。なお、メモリコントローラ116-2～116-nのそれぞれの内部に設けられた割り込み信号生成回路も同様の構成及び動作が行われるものとする。

40 【0069】本構成例は図5に示すように、通信ドライバ115-1にて発行されたトランザクションを保持するトランザクション保持回路51と、パリティエラー等の障害の検出を行うメモリパリティチェック回路52と、トランザクション保持回路51に保持されたトランザクションにセットされた通信空間アクセスフラグ及びメモリパリティチェック回路52における障害の検出結果に基づいてノード間通信用メモリ空間における障害が発生したか判別する障害判断部53と、障害判断部53にてノード間通信用メモリ空間に障害が発生したと判断された場合に割り込み信号を生成してサービスプロセッサ13に対して出力するメモリ障害割り込みラッチ回路

54と、障害判断部53にてノード間通信用メモリ空間に障害が発生したと判断された場合に、プロセッサ11-1、112-1及びサービスプロセッサ13のうち、メモリ113-1におけるノード固有メモリ空間を用いてデータのリード及びライトが行われているプロセッサに対してノード固有メモリ空間におけるデータのリード及びライトが可能である旨を通知するための信号を生成して出力する障害ステータスレジスタ55とから構成されている。

【0070】以下に、上記のように構成された割り込み信号生成回路の動作について説明する。ここでは、メモリ113-1へのアクセス時にパリティエラーが発生したものとして、割り込み信号生成回路の動作について説明する。

【0071】トランザクション保持回路51においては、メモリ113-1へのアクセスがノード間通信用メモリ空間へのアクセスである場合、通信ドライバ115-1にて発行された通信空間アクセスフラグを含むトランザクションが保持される。

【0072】メモリ113-1へのアクセス時にパリティエラーが発生すると、メモリパリティチェック回路52において、メモリ113-1におけるパリティエラーが検出され、該検出結果が障害判断部53に通知される。

【0073】メモリパリティチェック回路52からパリティエラーの検出が通知されると、障害判断部53においては、トランザクション保持回路51に保持されたトランザクションに通信空間アクセスフラグがセットされているかが検出される。

【0074】障害判断部53においては、トランザクション保持回路51にて保持されたトランザクションに通信空間アクセスフラグのビットがセットされていることが検出された場合、メモリ113-1へのアクセス時の障害がノード間通信用メモリ空間の障害であると判断され、該判断結果がメモリ障害割り込みラッチ回路54及び障害ステータスレジスタ55に対して通知される。

【0075】メモリ障害割り込みラッチ回路54においては、障害判断部53からメモリ113-1へのアクセス時に発生した障害がノード間通信用メモリ空間の障害であると通知されると、割り込み信号が生成され、生成された割り込み信号がサービスプロセッサ13に対して出力される。

【0076】また、障害ステータスレジスタ55においては、障害判断部53からメモリ113-1へのアクセス時に発生した障害がノード間通信用メモリ空間の障害であると通知されると、プロセッサ111-1、112-1及びサービスプロセッサ13のうち、ノード固有メモリ空間におけるデータのリード及びライトが行われているプロセッサに対してメモリ113-1におけるノード固有メモリ空間を用いてデータのリード及びライトが

可能である旨を通知するための信号が生成されて出力される。

【0077】一方、障害判断部53において通信空間アクセスフラグのビットがセットされていないと確認された場合、プロセッサ111-1、111-2においては、ノード固有メモリ空間における障害として処理が行われ、特に、2ビットエラーであればシステムダウン等の処理が行われる。

【0078】以下に、ノード間通信を行っているノード内に設けられたメモリにおけるノード間通信用メモリ空間へのアクセス時に障害が発生した場合に、サービスプロセッサ13における障害処理としてブロードキャストを行う場合の障害処理動作について説明する。

【0079】図6は、図1に示したノード1-1内に設けられたメモリ113-1におけるノード間通信用メモリ空間へのアクセス時に障害が発生した場合に、サービスプロセッサ13における障害処理としてブロードキャストを行う場合の障害処理動作を説明するための図である。

【0080】ここでは、メモリ113-1におけるノード間通信用メモリ空間へのアクセス時に障害が発生したことにより、メモリコントローラ116-1にて割り込み信号が生成され、メモリコントローラ116-1にて生成された割り込み信号がサービスプロセッサ13に入力されたものとして、その後の障害処理動作について説明する。

【0081】なお、ノード1-2～1-nのいずれかに設けられたメモリにおけるノード間通信用メモリ空間へのアクセス時に障害が発生した場合にも同様の障害処理動作が行われるものとする。

【0082】また、図6に示したマルチプロセッサシステムは、図1に示したマルチプロセッサシステムの構成と同一構成である。

【0083】図6に示すように、サービスプロセッサ13においては、割り込み信号が入力されると、ノード1-1以外の全てのノードに対してブロードキャストが行われ、障害が発生したメモリ113-1におけるノード間通信用メモリ空間への以後のアクセスが迅速に抑止される。

【0084】これにより、メモリ113-1におけるノード間通信用メモリ空間にて発生した障害が、ノード1-1から他のノードへ伝播されることが最小限に抑止される。

【0085】(他の実施の形態)以下に、他の実施の形態について図1を参照して説明する。

【0086】本形態においては、ノード1-1～1-nのそれぞれが、メモリ113-1～113-nにおけるノード間通信用メモリ空間のアドレスを予め固定した状態でノード間で互いに通信が行われる。

【0087】本形態においては、例えば、ノード1-1

15

に設けられたメモリ113-1へのアクセス時に障害が発生した場合、メモリコントローラ116-1内に設けられた割り込み信号生成回路においては、メモリ113-1における障害が発生した場所のアドレスが特定され、特定されたアドレスに基づいて、メモリ113-1に発生した障害がノード間通信用メモリ空間に発生した障害であるか判別される。

【0088】なお、本形態においては、メモリ113-1に発生した障害がノード間通信用メモリ空間における障害であると判断された後の障害処理動作は、図1～図6を用いて説明した実施の形態と同様であるため、詳細な説明は割愛する。

【0089】上述したように本形態においては、図1～図6を用いて説明した実施の形態に比較して、通信ドライバにおいて通信空間アクセスフラグがセットされたトランザクションを発行させることなく、障害を発生したメモリ空間が、ノード固有メモリ空間及びノード間通信用メモリ空間のいずれであるか判別されるという利点を有しているが、一方では、障害処理時の処理時間が長くなってしまうという欠点を有している。

【0090】

【発明の効果】以上説明したように本発明においては、ノードの内部に設けられたメモリにおけるノード間通信用メモリ空間へのアクセス時に、通信ドライバにおいて、通信空間アクセスフラグがセットされたトランザクションが発行され、メモリアクセス制御部において、通信空間アクセスフラグが検出された場合にノード間通信用メモリ空間へのアクセスであると判断される。

【0091】このため、メモリへのアクセスがノード間通信用メモリ空間へのアクセス及びノード固有メモリ空間へのアクセスのいずれであるかを容易に判別することができ、これにより、アドレスデコード回路のハードウェア量の低減を図ることができるとともに、ゲート量の削減やデコード時間の短縮が可能となり、トランザクションのルーティング処理の高速化を図ることができる。

【0092】また、メモリアクセス制御部においては、通信ドライバにて発行されたトランザクションが保持されるとともに、メモリへのアクセス時に発生した障害が検出され、保持されたトランザクションに通信空間アクセスフラグがセットされていることが検出された場合に、メモリへのアクセス時に発生した障害がノード間通信用メモリ空間の障害であると判断される。

【0093】このため、メモリへのアクセス時に発生した障害がノード固有メモリ空間及びノード間通信用メモ

16

リ空間のいずれにおいて発生した障害であるかを容易に、かつ迅速に判別することができ、これにより、ソフトウェアによる障害処理のオーバーヘッドを軽減することができる。

【0094】また、サービスプロセッサにおいては、障害発生時の処理内容が全てのノードに対してブロードキャストして通知するように構成されているため、障害が発生したノードへのアクセスの抑止や、障害が発生したノードの切り離し等が迅速に通知され、これにより、正常なノードへの障害の伝播を未然に防止することができる。

【図面の簡単な説明】

【図1】本発明のマルチプロセッサシステムの実施の一形態を示す図である。

【図2】図1に示したメモリのそれぞれのメモリ空間割り当てイメージを示す図である。

【図3】通信空間アクセスフラグがセットされたトランザクションのイメージの一例を示す図である。

【図4】図1に示したメモリにおけるノード間通信用メモリ空間へのアクセス時に障害が発生した場合の障害処理動作を説明するための図である。

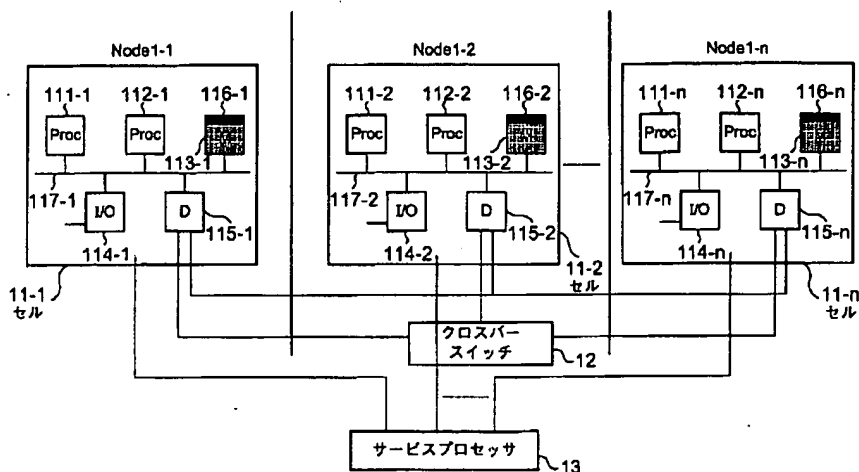
【図5】図1に示したメモリコントローラのそれぞれの内部に設けられた割り込み信号生成回路の一構成例を示す図である。

【図6】図1に示したメモリにおけるノード間通信用メモリ空間へのアクセス時に障害が発生した場合の、他の障害処理動作を説明するための図である。

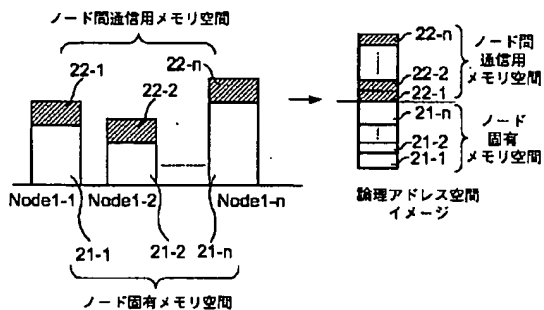
【符号の説明】

1-1～1-n ノード
11-1～11-n セル
12 クロスバースイッチ
13 サービスプロセッサ
111-1～111-n プロセッサ
112-1～112-n プロセッサ
113-1～113-n メモリ
114-1～114-n I/Oコントローラ
115-1～115-n 通信ドライバ
116-1～116-n メモリコントローラ
117-1～117-n システムバス
51 トランザクション保持回路
52 メモリパリティチェック回路
53 障害判断部
54 メモリ障害割り込みラッチ回路
55 障害ステータスレジスタ

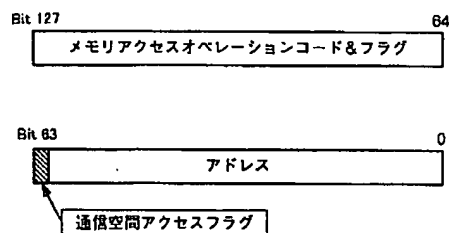
【図1】



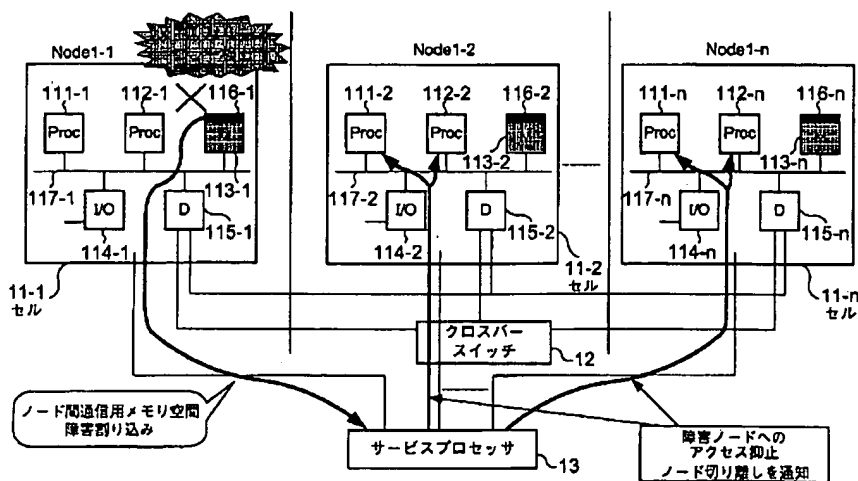
【図2】



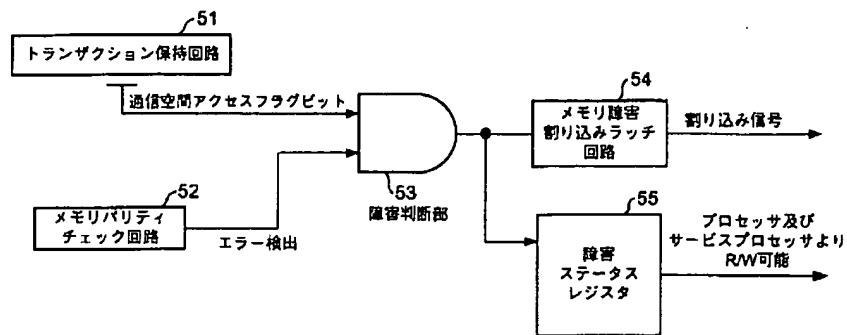
【図3】



【図4】



【図5】



【図6】

